

# PATENT ABSTRACTS OF JAPAN

(d)

(11)Publication number : **06-208133**

(43)Date of publication of application : **26.07.1994**

---

(51)Int.CI. G02F 1/136  
H01L 29/784  
H01L 21/336

---

(21)Application number : **04-330073** (71)Applicant : **TOKYO ELECTRON LTD**

(22)Date of filing : **16.11.1992** (72)Inventor : **IMAHASHI KAZUNARI  
HAMA KIICHI**

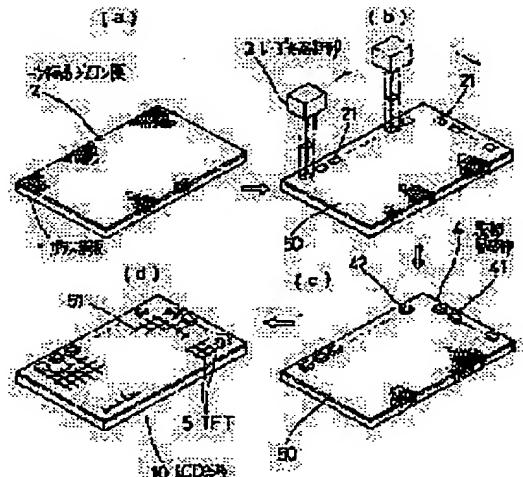
---

## (54) MANUFACTURE OF LIQUID CRYSTAL DISPLAY SUBSTRATE

### (57)Abstract:

**PURPOSE:** To secure the excellent performance of a driving circuit unit in the manufacture of LCD substrate for forming a driving circuit unit on a non-crystal semiconductor film, which is formed on a glass substrate.

**CONSTITUTION:** A non-crystal silicone film 2 is formed on a glass substrate 1 by the pressure reduction CVD or the like, and this non-crystal silicone film 2 is irradiated with pulse of laser beam into an island-shape pattern by a laser irradiating unit 3, and the irradiated area is polycrystallized. In this case, after the irradiation at an energy less than the irradiation energy required for polycrystallization per each area, irradiation at the required energy is performed. Thereafter, film forming treatment and etching are repeated in the irradiated area to form a driving circuit unit, which consists of semiconductor elements, and the wiring with a previously formed TFT 5 is performed by the film forming treatment in this process.



---

### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-208133

(43)公開日 平成6年(1994)7月26日

(51)Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
H 0 1 L 29/784				
21/336				
	9056-4M	H 0 1 L 29/ 78	3 1 1 A	
	9056-4M		3 1 1 Y	
		審査請求 未請求 請求項の数 2 FD (全 12 頁)		

(21)出願番号 特願平4-330073

(22)出願日 平成4年(1992)11月16日

(71)出願人 000219967

東京エレクトロン株式会社

東京都新宿区西新宿2丁目3番1号

(72)発明者 今橋一成

東京都新宿区西新宿2丁目3番1号 東京  
エレクトロン株式会社内

(72)発明者 浜貴一

東京都新宿区西新宿2丁目3番1号 東京  
エレクトロン株式会社内

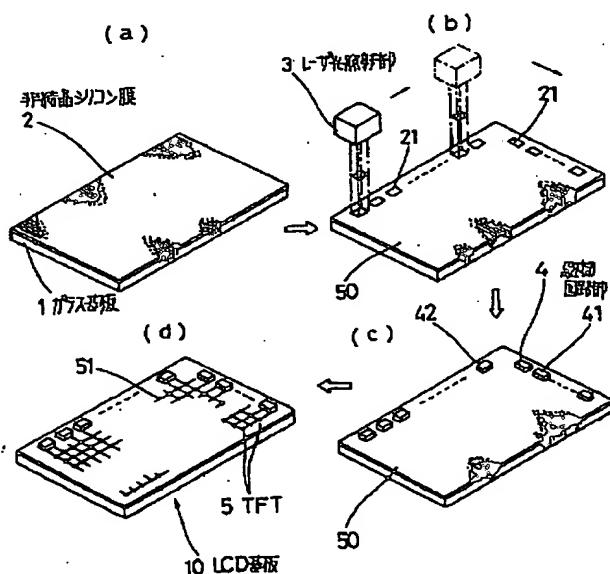
(74)代理人 弁理士 井上俊夫

(54)【発明の名称】 液晶ディスプレイ基板の製造方法

(57)【要約】

【目的】 ガラス基板上に形成した非晶質半導体膜上に駆動回路部を生成するLCD基板の製造方法において、駆動回路部について良好な性能を確保すること。

【構成】 ガラス基板1上に例えば減圧CVDにより非晶質シリコン膜2を形成し、レーザ照射部3によりこの非晶質シリコン膜2に島状にレーザ光のパルスを照射して当該照射領域を多結晶化する。この場合例えば各領域毎に、多結晶に必要な照射エネルギー以下のエネルギーで照射した後必要なエネルギーで照射する。その後前記照射領域内に成膜処理、エッチングを繰り返して半導体素子よりなる駆動回路部を形成し、例えばこの工程において、予め形成したTFT5との配線を成膜処理により行う。



## 【特許請求の範囲】

【請求項1】 光透過性の基板上に、画素領域内に配置されたスイッチング素子と、このスイッチング素子を駆動する駆動回路部とを備えた液晶ディスプレイ基板を製造する方法において、

前記光透過性の基板上に、非晶質半導体膜を成膜する工程と、

前記非晶質半導体膜に島状にレーザ光のパルスを照射して非晶質半導体膜を多結晶化する工程と、

前記レーザ光のパルスの照射領域内に駆動回路部の少なくとも半導体素子を生成する工程と、

この駆動回路部とスイッチング素子とを電気的に接続するための配線層を形成する工程と、

を含むことを特徴とする液晶ディスプレイ基板の製造方法。

【請求項2】 光透過性の基板上に、画素領域内に配置されたスイッチング素子と、このスイッチング素子を駆動するシフトレジスタとを備えた液晶ディスプレイ基板を製造する方法において、

前記光透過性の基板上に、非晶質半導体膜を成膜する工程と、

前記非晶質半導体膜に複数の島状にレーザ光のパルスを照射して非晶質半導体膜を多結晶化する工程と、

前記レーザ光のパルスの照射領域内に前記シフトレジスタを分割して生成する工程と、

これら分割されたシフトレジスタ間、及びシフトレジスタとスイッチング素子とを電気的に接続するための配線層を形成する工程と、

を含み、

前記シフトレジスタの少なくともトランジスタは、レーザ光のパルスの照射領域内に配置されていることを特徴とする液晶ディスプレイ基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、液晶ディスプレイ基板の製造方法に関する。

## 【0002】

【従来の技術】 TFT (薄膜トランジスタ) を用いたLCD (液晶ディスプレイ) は非常に優れた高画質を提供してくれるものとして注目されている。この種のLCD基板は、図8に示すようにガラス基板1a上にTFT1bを形成すると共に、例えばそのドレン電極に電気的に接続した画素電極1cを、当該TFT1bと隙間を介して配置し、このように組み合わされた画素ユニットUを多数配列してなるものであり、例えば一辺が数百μm程度の角形の画素ユニットUが数十万個配列されている。

【0003】 そして画素ユニットUが形成されたガラス基板上に隙間を介して各画素ユニットUに共通な透明電極1dを対向して配列し、前記隙間に液晶1eを封入す

ることによって図9の模式図に示すように画素部10が形成される。更にこの画素部10の外側のガラス基板1a上に、パッケージ化された駆動回路部をなすICチップ11を画素部10の周縁に沿って複数配列されると共に、各ICチップ11の端子が画素部10の各画素ユニットUに対応する走査電極配線であるゲート配線及びドレンイン配線に接続されることによりLCD基板が構成される。

【0004】 このようなLCD基板の従来の製造方法については、先ずガラス基板1a上に例えばプラズマCVDにより水素化非晶質（アモルファス）シリコン膜を形成した後この膜上に成膜やエッチングなどの処理を行ってTFTを形成し、次いで画素電極とTFTとの接続などを行って画素ユニットUを構成した後、パッケージ化されたICチップ11をガラス基板1aに取り付け、更にICチップ11と走査電極配線との接続を行った後液晶1eの封入を行うようしている。

## 【0005】

【発明が解決しようとする課題】 ところで上述のようなTFT-LCDは大面積化、高カラー表示品質が強く望まれており、ゲート駆動回路部（ゲートドライバ）からの配線、ソース駆動回路部（ソースドライバ）からの配線が例えば夫々400本、1920本に及ぶものもあり、このため駆動回路部11とTFT液晶画素部の各走査電極とを電気的に接続するための配線作業が非常に工数を要し、LCDの高価格化の要因の一つになっている。

【0006】 そこで同一のガラス基板上に成膜処理を行って駆動回路部の半導体素子を形成すると共に駆動回路部と画素部との配線も同時にを行うことが技術的に解決されれば、駆動回路部を形成する工程にて同時に駆動回路部と走査電極配線との接続を行うことができるので、ICチップをガラス基板上に貼り付ける場合のような煩わしい配線作業が不要になり、非常に有効な方法である。

【0007】 ここで画素ユニットのTFTについては、その画素を映像として表示するという機能上から、それ程高速性が要求されないので、半導体層として非晶質シリコンを用いることができるが、駆動回路部については、高速スイッチング動作を要求される回路を搭載するという必要上から動作速度が前記TFTよりも可なり早くなければならないので、即ちICチップと同等の性能を有するものでなければならぬので、半導体層としては非晶質シリコンよりも電界効果移動度（mobility）の大きい多結晶シリコンを用いることが必要である。

【0008】 一方多結晶シリコン（ポリシリコン）を得るためにには例えば減圧CVDにより600°C程度以上に加熱して成膜処理を行わなければならないが、低価格のガラス基板は熱歪点が600°C程度であって、600°Cもの高温に耐え得るガラス基板は高価格であることか

ら、結局LCD価格が高くなってしまう。

【0009】このようなことから先ず例えばプラズマCVDにより温度約300°Cの雰囲気でガラス基板上に大面积の水素化非晶質シリコン膜（以下「a-Si:H膜」という）を形成し、次いでこのa-Si:H膜に対してレーザ光を照射して局部的に例えば表面積温度が1200°C程度となるように加熱し、これによりa-Si:H膜を多結晶化して多結晶シリコン膜を生成し、これを半導体層として駆動回路部を形成する方法が検討されている。

【0010】この方法によればa-Si:H膜の形成工程時の加熱温度が低いので低温による品質の良い膜が大型ガラス基板上に得られ、またレーザ光による加熱処理、即ちレーザアニールは瞬間に（例えばKrFの場合23nsec）非晶質シリコン膜を加熱して多結晶化するので、ガラス基板まで熱が伝わらず、従ってガラス基板としては大きな耐熱性が要求されないので安価な材質を使用することができ、大面积透過形液晶ディスプレイの製造が可能となる。

【0011】ところでa-Si:H膜をレーザ光により多結晶化する方法は、レーザ光の照射時にa-Si:H膜中から水素が放出されるので、水素放出に伴う膜の損傷を避ける必要があり、このためレーザ光の照射エネルギーの大きさや照射方法などについて種々の研究がされている。ここで本発明者は、画素領域の周囲に沿ってレーザ光を照射するにあたり、レーザ光をa-Si:H膜の表面にパルス状に照射して、多結晶化された駆動回路部領域を画素領域の周囲に沿って帯状に形成し、当該駆動回路部領域に駆動回路部を配列して形成する方法を検討している。

【0012】しかしながらこの方法は次のような問題がある。即ち図10は、レーザ光のパルスの移動とその照射領域における電界効果移動度との関係を示す図であり、レーザ光の強度分布は照射面方向に対しては均一であり、それと直交する方向に対しては台形状である。図10(a)に示すようにレーザ光のパルス同士（パルス照射領域同士）の重なり部分が無い場合には、パルス境界部分において、a-Si:H膜に与えられたレーザ光の照射エネルギーが無い部分が存在するので多結晶シリコン領域とa-Si:H領域とが存在する。ここで多結晶シリコン及びa-Si:Hの電界効果移動度（mobility）は夫々例えば $3.0 \sim 3.00 \text{ cm}^2/\text{V}\cdot\text{s}$ 、 $0.3 \sim 1 \text{ cm}^2/\text{V}\cdot\text{s}$ であり、多結晶シリコンの電界効果移動度はa-Si:Hよりも2桁以上大きいので、駆動回路部を構成する半導体素子のばらつきが大きい。

【0013】また図10(b)に示すようにレーザ光のパルスの重なる部分が存在する場合にも以下の理由で電界効果移動度がばらつく。即ち図10(b)のように第1照射領域にてa-Si:H膜が多結晶化された後第2

照射領域に移る場合、第2照射領域では多結晶シリコンの領域とa-Si:Hの領域とが混在しているため、レーザ光の横モード（レーザパワー断面）が均一であっても、多結晶シリコン及びa-Si:Hの融点が夫々1414°Cであり、これらの融点が異なるため、図10

(b)の電界効果移動度の図からわかるように、レーザ光の照射領域の継目で電界効果移動度を均一にすることが困難だからである。

【0014】本発明は、このような事情のもとになされたものであり、その目的は、駆動回路部の性能が低下することのないLCD基板の製造方法を提供することにある。

### 【0015】

【課題を解決するための手段】請求項1の発明は、光透過性の基板上に、画素領域内に配置されたスイッチング素子と、このスイッチング素子を駆動する駆動回路部とを備えた液晶ディスプレイ基板を製造する方法において、前記光透過性の基板上に、非晶質半導体膜を成膜する工程と、前記非晶質半導体膜に島状にレーザ光のパルスを照射して非晶質半導体膜を多結晶化する工程と、前記レーザ光のパルスの照射領域内に半導体素子よりなる駆動回路部を生成する工程と、この駆動回路部とスイッチング素子とを電気的に接続するための配線層を形成する工程と、を含むことを特徴とする。

【0016】請求項2の発明は、光透過性の基板上に、画素領域内に配置されたスイッチング素子と、このスイッチング素子を駆動するシフトレジスタとを備えた液晶ディスプレイ基板を製造する方法において、前記光透過性の基板上に、非晶質半導体膜を成膜する工程と、前記非晶質半導体膜に複数の島状にレーザ光のパルスを照射して非晶質半導体膜を多結晶化する工程と、前記レーザ光のパルスの照射領域内に前記シフトレジスタを分割して生成する工程と、これら分割されたシフトレジスタ間、及びシフトレジスタとスイッチング素子とを電気的に接続するための配線層を形成する工程と、を含み、前記シフトレジスタの少なくともトランジスタは、レーザ光のパルスの照射領域内に配置されていることを特徴とする

### 【0017】

【作用】例えばガラス基板の表面全体に減圧CVDあるいはプラズマCVDにより非晶質半導体膜を形成し、例えば画素領域の周囲における非晶質半導体膜に島状にレーザ光のパルスを照射する。これによりレーザ光の照射された領域では非晶質半導体膜が多結晶化するがレーザ光の照射エネルギーが均一であるから、非晶質半導体膜に与えられるレーザ光の照射エネルギーを適切な大きさにすれば、照射領域の全体が均一に良好に多結晶化され、このため当該多結晶半導体膜の上に成膜処理、エッチングを繰り返して駆動回路部の半導体素子を形成すれば良好な性能の駆動回路部が得られる。

## 【0018】

【実施例】以下本発明の実施例について説明すると、本発明の実施例では先ず図1(a)に示すように光透過性の基板例えばガラス基板1上に減圧CVDにより非晶質半導体膜である非晶質シリコン膜2を成膜する。この工程を減圧CVD法で行う場合には、例えばモノシラン(SiH<sub>4</sub>)ガスやジシランガス(Si<sub>2</sub>H<sub>6</sub>)を反応ガスとして用い、例えば基板温度450°C~520°C、圧力数Torrの反応条件で非晶質半導体膜が成膜される。

【0019】次いで図1(b)に示すようにレーザ光照射部3により例えば一辺が数ミリの角形のピーム断面形状を有するレーザ光を、前記非晶質シリコン膜2における周縁部に縦の一辺及び横の一辺に沿って、照射領域21の相互離間間隔dが例えば数ミリ程度となるように島状に照射し、これにより非晶質シリコン膜2のレーザ光照射領域21例えば多数の島領域が多結晶化(ポリ化)されて多結晶シリコン(ポリシリコン)に変わる。

【0020】レーザ光の照射については、例えばエキシマレーザにより非晶質シリコン膜が多結晶化するに十分なパワー密度(単位面積当たりの照射エネルギー)のレーザ光のパルスを例えば1パルスずつ当てるようにすればよいが、その前に前記パワー密度よりも小さなパワー密度のパルスを1パルスあるいは複数パルス照射ようにしてもよい。なおエキシマレーザとしてはKrF(パルス幅23nsec)やXeCl(パルス幅25nsec)などを用いることができる。

【0021】その後図1(c)及び図2Aに示すように基板のレーザ光照射領域21内(多結晶シリコン領域内)に所定の成膜処理、エッチング工程を繰り返して半導体素子例えばLSIよりなる駆動回路部4が生成される。この駆動回路部4は、後述のTFTのゲート電極を駆動するように図2中縦に並ぶゲート用駆動回路部41とTFTのソース電極を駆動するように横に並ぶソース用駆動回路部42とからなる。

【0022】この実施例では、縦に一列に並ぶゲート用駆動回路部41の群によってゲート用のシフトレジスタが構成され、横に一列に並ぶソース用駆動回路部42の群によってソース用のシフトレジスタが構成されている。即ち図2Bに示すようにゲート用のシフトレジスタ及びソース用のシフトレジスタはいずれも島状に分割され、各島領域(照射領域21)内にトランジスタを含む駆動回路部4(駆動回路部41または駆動回路部42)が形成され、各島領域の間は配線層40のみ形成し、駆動回路部4が存在しないように構成されている。なお51は後述のゲートバスラインやソースバスラインなどの配線層である。また本発明では、シフトレジスタの少なくともトランジスタが島領域のエッジ部分にかからないように島領域の中に形成されればよい。

【0023】更に非晶質シリコン膜2の画素領域50内

に所定の成膜処理、エッチングを繰り返して行うことにより、スイッチング素子であるTFT(Thin Film Transistor)5が画素数に対応する数だけ縦横に配列して形成される。そして駆動回路部4同士を電気的に接続するための配線、及びTFT5と駆動回路部4とを電気的に接続するための配線を行うことが必要であるが、この配線工程は、例えばTFT5を生成する工程において、成膜処理、リングラフィー、及びエッチングを繰り返してゲート電極、ソース電極の形成とともにゲートバスラインやソースバスラインなどの例えばアルミニウムからなる配線層51(図1(d)参照)を形成することによって行うことができる。また配線層51は駆動回路部4の半導体素子の電極の形成とともに形成してもよいし、駆動回路部4及びTFT5の電極を同時に形成しあつこの電極形成時に同時に形成してもよく、あるいはTFT5及び駆動回路部4を生成した後に形成してもよい。

【0024】また駆動回路部4をなす半導体素子及びTFT5はプレナー型や逆スタッガ型など種々のデバイスのタイプを選択することができ、従って非晶質シリコン膜2の上に駆動回路部4及びTFT5を生成するといつてもデバイスのタイプによっては電極などが非晶質シリコン膜2の下に位置する場合もある。そしてまた上述の例では駆動回路部4を生成した後にTFT5を生成しているが、TFT5を先に生成してもよいし、あるいは駆動回路部4とTFT5の一部を同時に生成してもよい。このようにしてLCD基板10が製造され、このLCD基板10に透明基板が貼り合わされた後液晶を封入してLCDパネルが構成されることとなる。

【0025】上述の実施例では、基板の周縁に沿って非晶質シリコン膜2に島状にレーザ光のパルスを照射して多数のレーザ光照射領域21(島領域)を形成し、これにより各島領域を多結晶化しているため、そのレーザ光の照射領域21内はレーザ光の照射エネルギーが均一であり、従ってレーザ光の照射エネルギーを適切な大きさにすることによりいずれの島領域についてもその領域内は均一に良好に多結晶化される。このためその領域の上につまり多結晶シリコン膜の上に成膜処理、エッチングを繰り返して形成した駆動回路部4をなす半導体素子はいずれも良好な性能を有するものになり、この結果LCD基板の製造にあたり非晶質シリコン膜を利用した駆動回路部の生成と駆動回路部及びTFTの成膜処理による配線とを実現できるので、LCD基板の製造が容易になる。

【0026】以上において非晶質シリコン膜2の成膜方法については、減圧CVDに限らずプラズマCVDにより成膜してもよく、この場合例えばモノシランガスと水素ガスとを用い、例えば反応温度180°C~300°C、圧力0.8Torrの条件で成膜することができる。ここでプラズマCVDを利用する場合には非晶質シリコン

膜中に水素が取り込まれて a-Si : H 膜（水素化非晶質シリコン膜）が成膜されることになるので、レーザ光照射工程では、レーザアニール時における水素の急激な放出に伴う膜の損傷を抑えるために例えば次のようにしてレーザ光を照射することが望ましい。

【0027】即ちレーザ光の出力エネルギーを a-Si : H 膜が多結晶化するに必要なエネルギー以下のエネルギーではじめは小さくしておいて 1 パルスあるいは複数パルス照射し、次いでエネルギーを順次大きくして夫々例えば 1 パルスあるいは複数パルス照射し、このようにして a-Si : H 膜中の水素を除々に放出した後最後に多結晶化するに必要なエネルギー以上のエネルギーで例えば 1 パルス照射することにより当該照射領域を多結晶化する。続いて別の領域に対して同様にしてレーザ光を照射して、こうして多結晶シリコン領域を島状に形成する。なお各エネルギー毎にレーザ光のパルスを複数パルス照射する場合には、水素の放出量を監視してその量が各パルス毎にあまり変わらなくなつてから、エネルギーを次の大きな値に設定して同様の工程を行うことが望ましい。

【0028】このような方法によれば、小さいエネルギーに対応した水素から大きいエネルギーに対応した水素へと順次放出されていくので、a-Si : H 膜中の水素が段階的に放出され、a-Si : H 膜を多結晶化するために必要な大きなエネルギーを加えたときには既に膜中の水素の含有量は少ないので、これら水素が一気に放出されても膜を損傷させることがない。

【0029】次に前記非晶質シリコン膜 2 にレーザ光を照射して多結晶化するために用いるレーザアニール装置及びその方法に関して詳述する。この装置は、図 3 及び図 4 に示すように空気圧を利用して空気支持機構 6 を装置の基台として用いており、この空気支持機構 6 は、剛性のある材質例えば金属よりなる支持プレート 61 が空気圧により浮上した状態でエアーサスペンションにより支持され、常に水平になるように空気圧が制御されている。前記支持プレート 61 上には、支持台 62 を介して、処理室例えばアルミニウム製の気密な円筒状の真空チャンバ 63 が載置して固定されており、この真空チャンバ 63 内には、上述のようにガラス基板上に非晶質シリコン膜をつけた基板 20 を、被処理面が下向きになるように保持するための、載置台 64 が配置されている。更にこの真空チャンバ 63 には、例えば図示しない真空ポンプに接続された排気管 65 が連結されると共に、前記基板 20 上の非晶質シリコン膜から発生した水素の発生量を測定するための質量分析計 66 が設置されており、更に基板 20 を真空チャンバと外部（大気圧）との間で搬出入するためのゲートバルブ G（図 4 では図示せず）が設けられている。そして前記真空チャンバ 63 の底壁には後述のレーザ光が透過できるように例えば合成石英ガラス製の窓 67 が形成されている。

【0030】前記真空チャンバ 63 の下方側における支持プレート 61 上には、レーザ光照射部 7 及びこのレーザ光照射部 7 を水平方向例えれば X 方向、Y 方向に移動させるための移動機構 70 が配置されている。この移動機構 70 は、例えば支持プレート 61 に X 方向に設置されたレール 71 に沿って移動する X 移動部 72 と、この X 移動部 72 上に Y 方向に設置されたレール 73 に沿って移動する Y 移動部 74 とから構成され、Y 移動部 74 上に前記レーザ光照射部 7 が搭載されている。

【0031】前記レーザ光照射部 7 は、図示しない例えればエキシマレーザ光発振源より光学系ビームホモナイザーを介して伝送された波長 248 nm のレーザ光を Z 方向に即ち真空チャンバ 63 の底面に向けて照射するためのものであり、移動機構 70 により X 方向、Y 方向に移動して例えば前記基板 20 の被処理面を走査照射する。前記工学系ビームホモナイザーを経由したレーザ光は、レーザビーム内の強度分布を照射面方向に対しては均一に、かつそれと直行する方向に対しては台形状とし、このレーザ光を用いて前記被処理面を走査しながらレーザ照射することができる。

【0032】次に上述の装置を用いて非晶質シリコン膜 2 を多結晶化する方法について述べる。先ずゲートバルブ G を開いて図示しない搬送機構により、前記基板 20 を真空チャンバ 63 内の載置台 64 に、被処理面を下側に向けて載置し、その後ゲートバルブ G を閉じてから図示しない真空ポンプにより排気管 65 を介して真空チャンバ 63 内を例えば圧力  $2.5 \times 10^{-7}$  Torr の真空圧まで真空引きする。しかる後移動機構 70 によりレーザ光照射部 7 を間欠的に移動させ、エキシマレーザ光発振源より伝送されたレーザ光をレーザ光照射部 7 を介して、前記基板 20 の非晶質シリコン膜に照射する。

【0033】レーザ光を非晶質シリコン膜に照射する方法については、例えばパルス幅が 23 nsec のレーザ光パルスを 1 パルス照射し、次いで移動機構 70 を駆動してその照射領域（図 1、図 2 中の 21）から所定間隔離れた領域に同様に照射し、こうして移動機構 70 を制御することによりレーザ光を基板 20 の周縁部に沿って縦及び横に島状に照射する。

【0034】ここでプラズマ CVD によりガラス基板上に a-Si : H 膜を成膜した場合、この a-Si : H 膜にレーザ光を照射するにあたって照射エネルギーを段階的に大きくしていくことが望ましいことを既に述べたが、その方法の利点を確認するために行った実験結果を図 5、図 6 に示す。図中縦軸は質量分析計の出力電流（水素放出量に対応する）、横軸はレーザ光の照射エネルギーであり、この実験では a-Si : H 膜を 6 個の領域に分割し、各領域 1 ~ 6 毎に表 1 に示すようにレーザ光の照射エネルギー（発振側）を段階的に大きくして水素放出量を調べている。

【0035】

【表1】

		1	2	3	4	5
レーザエネルギー （mJ）	20Hz	80	80	80	80	80
		120	120	120	120	120
		160	160	160	160	160
		200	200	200	200	200
	10Hz	240	240	240	240	240
		280	280	280	280	
		320	320	320	320	
		360	360	360		
		400	400			
		430				
		450				

ただし図5、図6はa-Si:H膜の膜厚が夫々500オングストローム、300オングストロームであり、20Hz、10Hzとはレーザのパルスの周波数である。またレーザ発振源から基板までの光路長は230mm、ビームサイズは0.65cm×0.65cm、真空チャンバ内の圧力は図5の場合 $1.0 \times 10^{-7}$ Torr、図6の場合 $2.0 \times 10^{-7}$ Torrである。この実験結果からわかるように段階的に照射エネルギーを大きくすることにより水素放出量が急激に増えないので、水素放出に伴う膜の損傷が抑えられる。

【0036】以上において本発明では、レーザ光の照射方法が上述の実施例に限定されるものではなく、例えばある照射エネルギーで1パルスずつ島状に照射した後、これら照射領域に対してより大きな照射エネルギーで同様に順次照射するなどの方法を用いてもよい。

【0037】またレーザ光の照射方法は、例えば多数のレーザ光ビームが間隔をおいて一列に並ぶように光学系を構成してこれらレーザ光ビームを同時に非晶質シリコン膜に照射し、これにより島状の多数の多結晶領域を同時に形成するようにしてもよい。更にはまた図7(a)に示すように断面形状が例えば数ミリ×100ミリ程度の帯状のレーザ光をレーザ光照射部3から非晶質半導体膜2に照射してもよいし、あるいはまた図7(b)に示すように断面形状がL形のレーザ光を照射してもよい。即ち本発明においてレーザ光のパルスを島状に照射するとは、複数の島状の照射領域を形成する場合及び1個の島状の照射領域を形成する場合のいずれも相当する

ものであり、その形状、大きさは適宜光学系を設計することにより選定すればよい。

【0038】そして図7(a)、(b)に示すように広い照射領域51を形成してそこに複数の駆動回路部例えればゲートドライバ、あるいはソースドライバの全部を形成すれば、光学系の設計が容易であり、またレーザ光の照射領域の位置とリソグラフィーのマスクマスクパターンとの対応がとりやすいし、更にスループットが高くなるなどの利点があるので好ましい。

【0039】なお本発明では、画素電極への電圧のオンオフ制御を行うスイッチング素子としてはTFTに限られるものではないし、非晶質半導体膜を多結晶化して多結晶化された膜の上にスイッチング素子を生成してもよい。

#### 【0040】

【発明の効果】以上説明したように本発明によれば、非晶質半導体膜に島状にレーザ光のパルスを照射して多結晶化し、その照射領域内に駆動回路部の少なくとも半導体素子を形成しているため、照射領域の全体が均一に良好に多結晶化されており、従っていずれの駆動回路部もばらつきが生じず良好な性能が得られる。この結果LCD基板の製造にあたり非晶質半導体膜を利用した駆動回路部の生成と駆動回路部及び画素領域内のスイッチング素子の成膜処理による配線とを実現できるので、画素領域と駆動領域とを同一プロセスで実現し、LCD基板の製造が容易かつ低コストになる。

【図面の簡単な説明】

【図1】本発明の実施例を示す説明図である。

【図2A】レーザ光照射領域と駆動回路部形成領域との関係を示す平面図である。

【図2B】駆動回路部及び配線を示す平面図である。

【図3】本発明の実施例に用いられるレーザアニール装置の一例を示す縦断側面図である。

【図4】本発明の実施例に用いられるレーザアニール装置を示す斜視図である。

【図5】水素化非晶質シリコン成膜処理におけるレーザ光照射エネルギー密度と水素放出量との関係を示す特性図である。

【図6】水素化非晶質シリコン成膜処理におけるレーザ光照射エネルギー密度と水素放出量との関係を示す特性図である。

【図7】本発明の他の実施例に係るレーザ光の照射領域を示す説明図である。

【図8】液晶ディスプレイ基板の構造を模式的に示す構成図である。

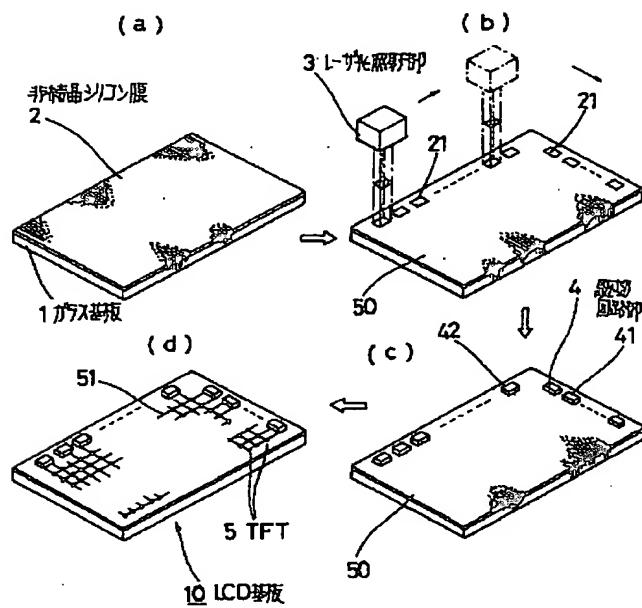
【図9】液晶パネルを示す斜視図である。

【図10】従来方法におけるレーザ光のパルスの重なりの状態と電界効率移動度との関係を示す説明図である

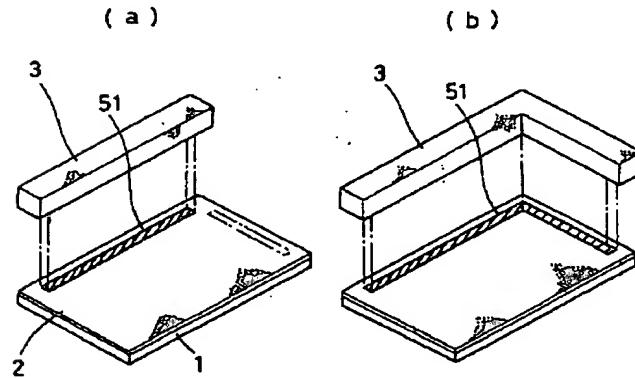
#### 【符号の説明】

- 1 ガラス基板
- 2 非晶質シリコン膜
- 3 レーザ光照射部
- 4、41、42 駆動回路部
- 5 TFT
- 50 画素領域
- 63 真空チャンバ
- 7 レーザ光照射部
- 70 移動機構

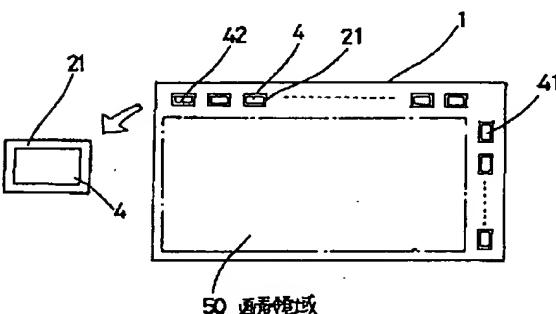
【図1】



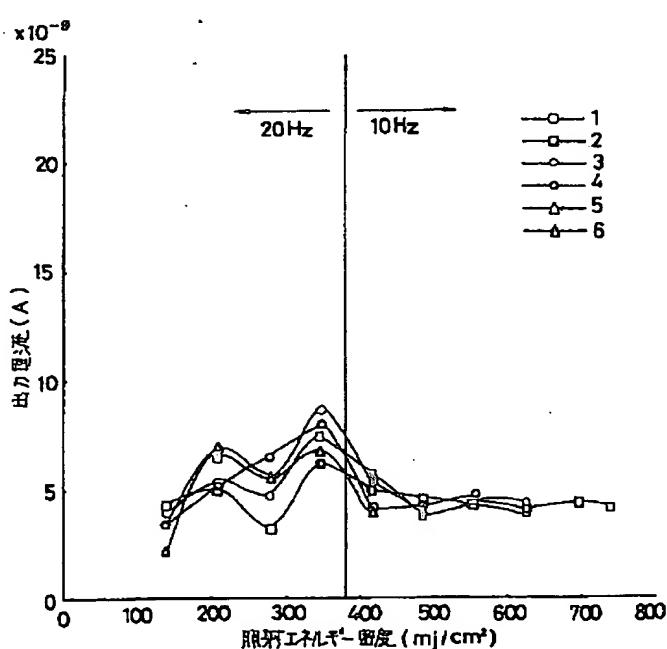
【図7】



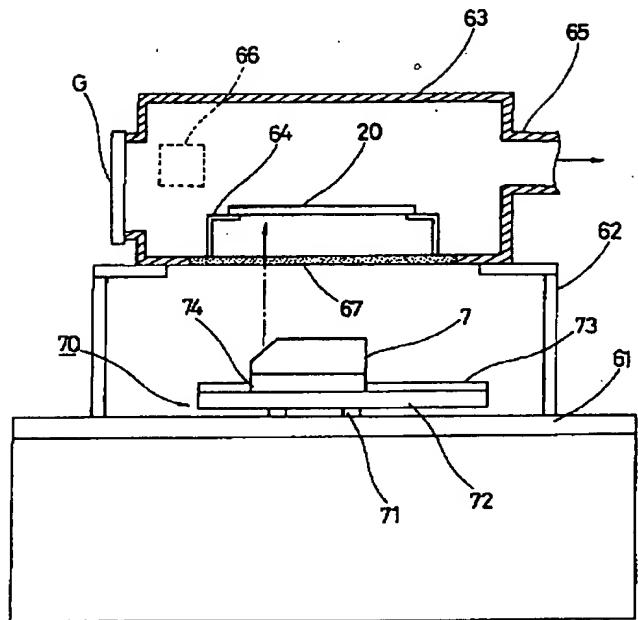
【図2A】



【図6】



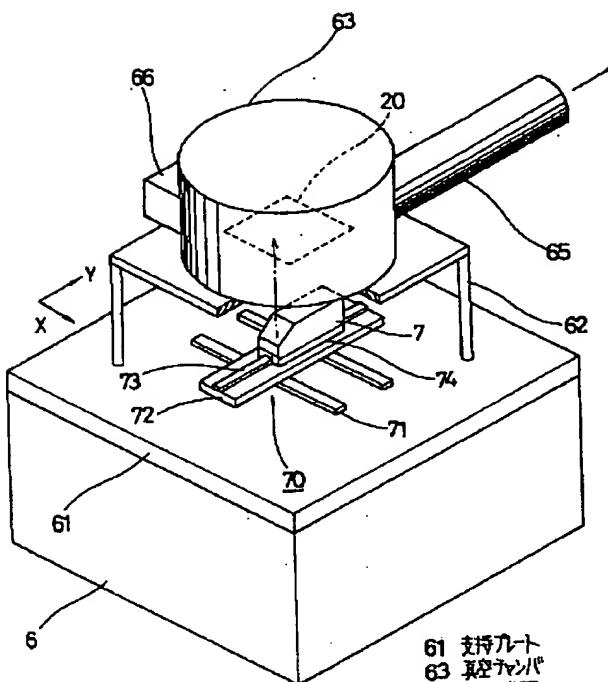
【図3】



61 支持ルート  
63 真空チャンバ  
20 LCD基板

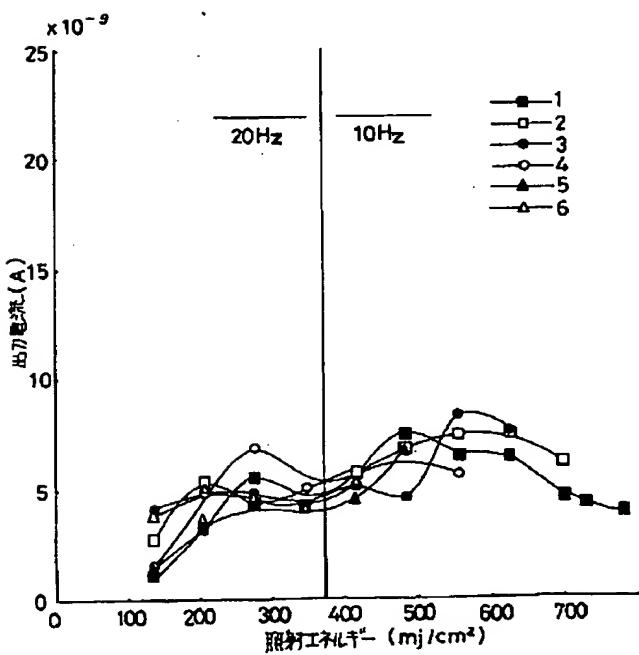
66 質量分析器  
7 指導機構  
20 LCD基板

【図4】

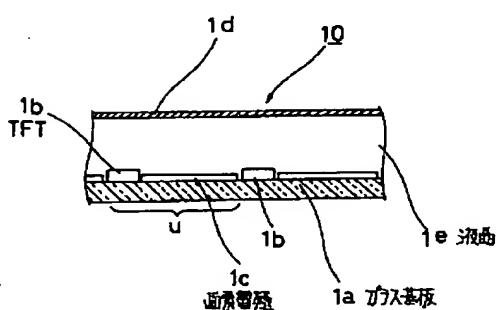


61 支持ルート  
63 真空チャンバ  
20 LCD基板  
66 質量分析器  
70 指導機構

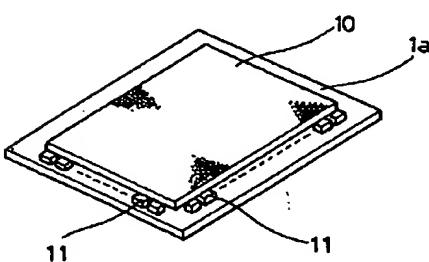
【図5】



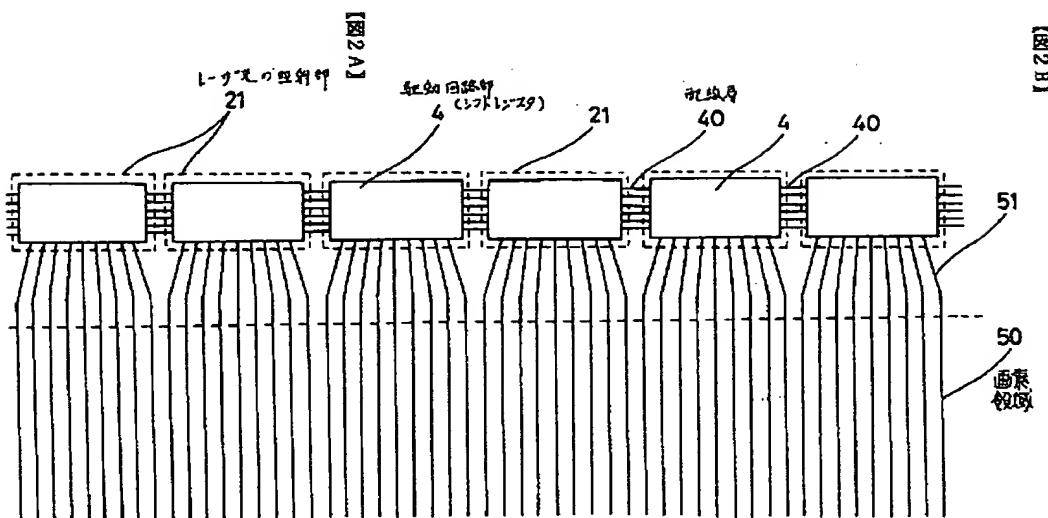
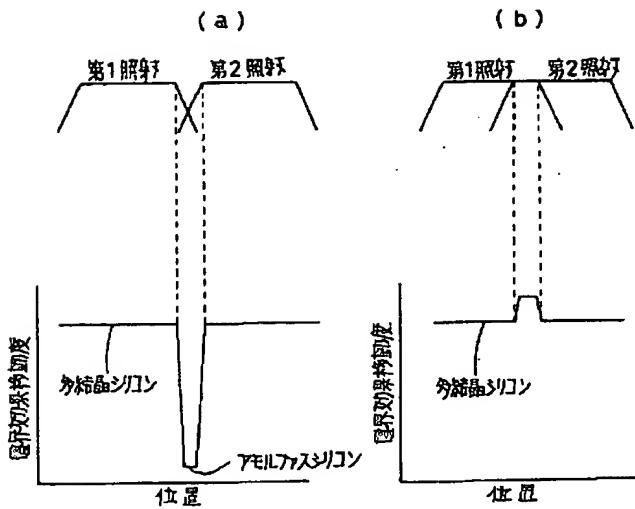
【図8】



【図9】



【図10】



【手続補正書】

【提出日】平成6年1月7日

【手続補正1】

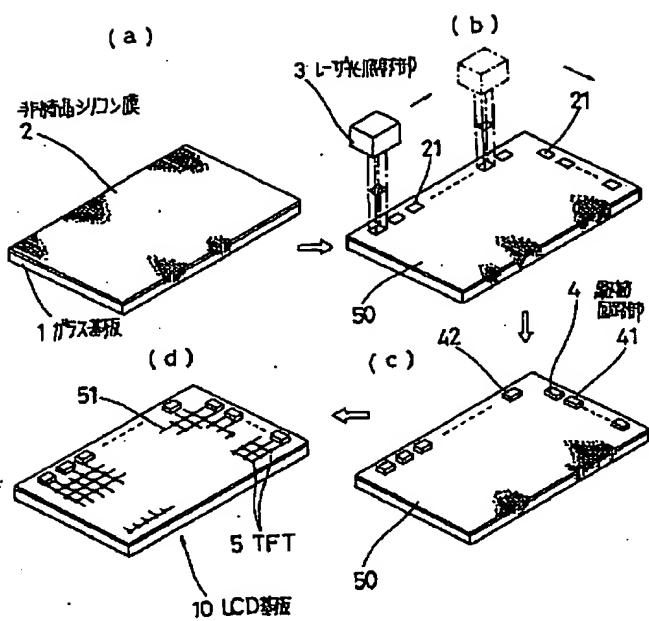
【補正対象書類名】図面

【補正対象項目名】全図

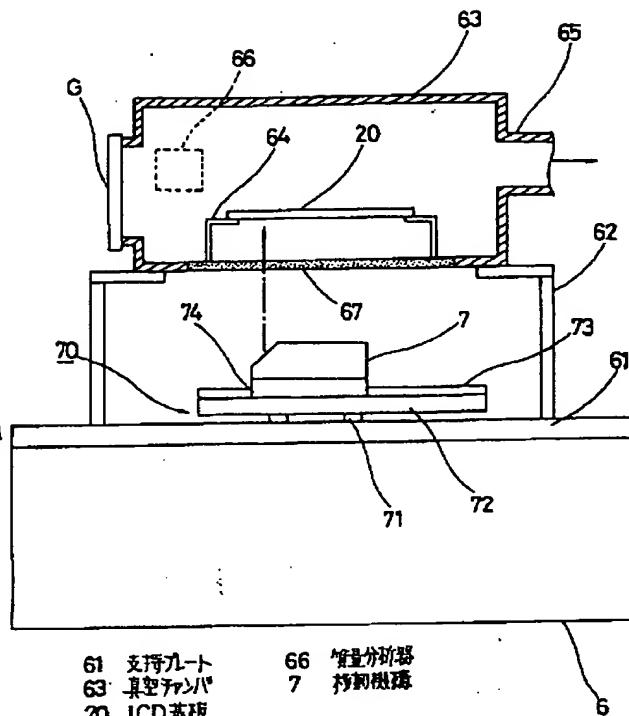
【補正方法】変更

【補正内容】

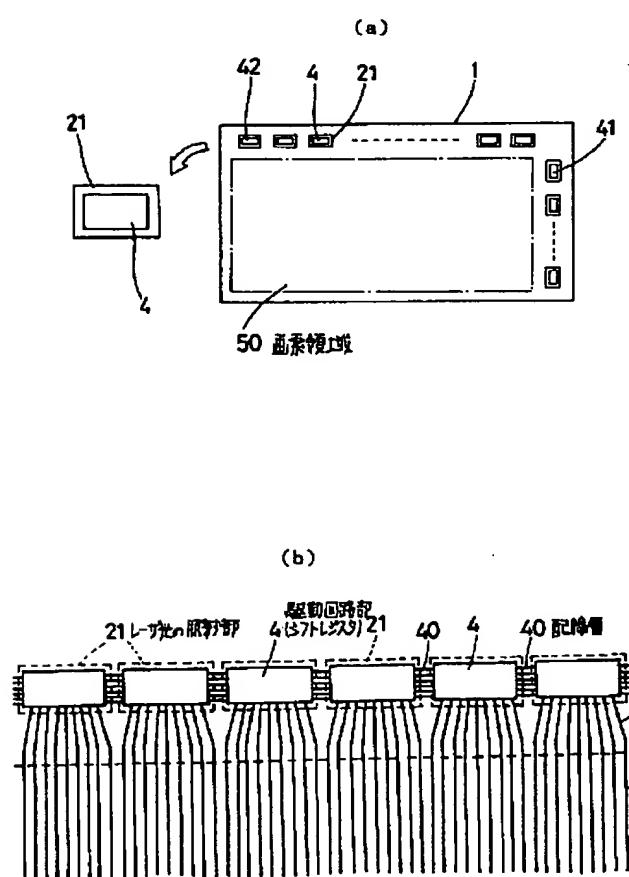
【図1】



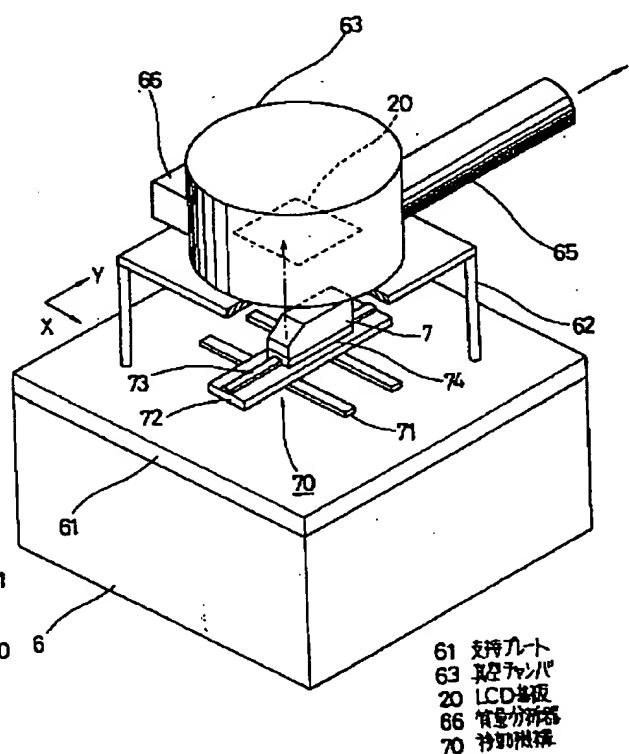
【図3】



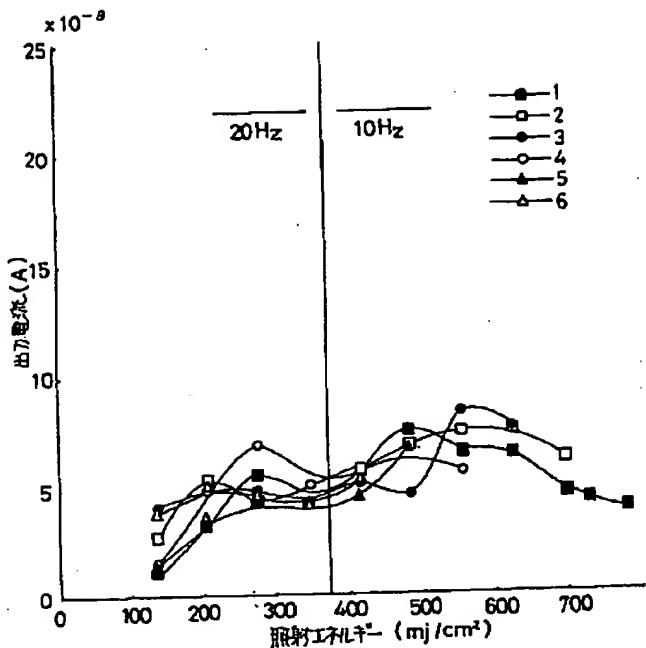
【図2】



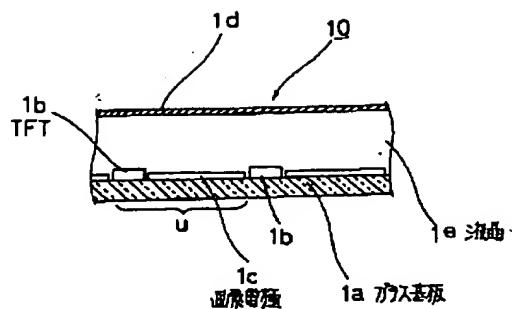
【図4】



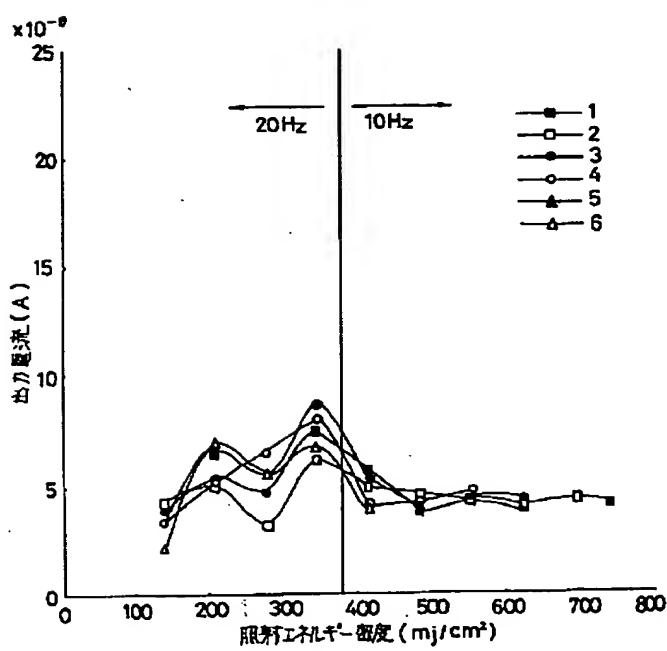
【図5】



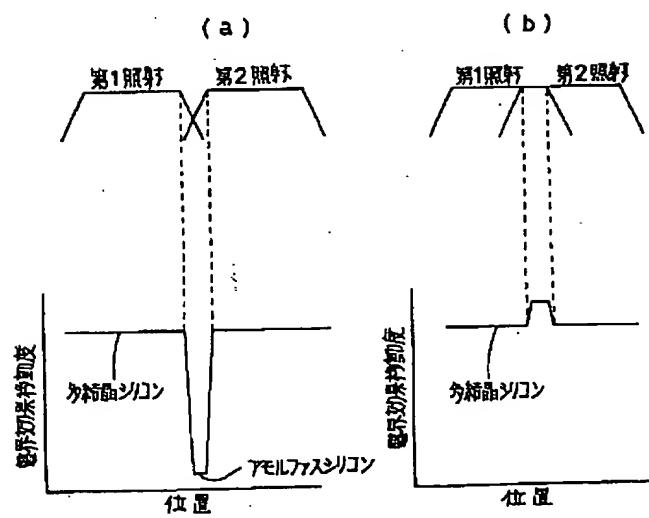
【図8】



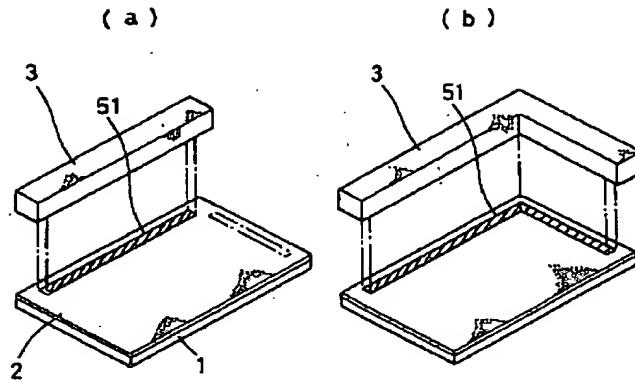
【図6】



【図10】



【図7】



## 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正内容】

## 【図面の簡単な説明】

【図1】本発明の実施例を示す説明図である。

【図2】駆動回路部形成領域を示す説明図である。

【図3】本発明の実施例に用いられるレーザアニール装置の一例を示す縦断側面図である。

【図4】本発明の実施例に用いられるレーザアニール装置を示す斜視図である。

【図5】水素化非晶質シリコン成膜処理におけるレーザ

光照射エネルギー密度と水素放出量との関係を示す特性図である。

【図6】水素化非晶質シリコン成膜処理におけるレーザ光照射エネルギー密度と水素放出量との関係を示す特性図である。

【図7】本発明の他の実施例に係るレーザ光の照射領域を示す説明図である。

【図8】液晶ディスプレイ基板の構造を模式的に示す構成図である。

【図9】液晶パネルを示す斜視図である。

【図10】従来方法におけるレーザ光のパルスの重なりの状態と電界効率移動度との関係を示す説明図である。